

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

Appln. No: To Be Assigned  
Applicant: Y. Satoh et al.  
Filed: Herewith  
Title: HIGH FREQUENCY LAMINATED DEVICE  
TC/A.U.:  
Examiner:

**CLAIM TO RIGHT OF PRIORITY**

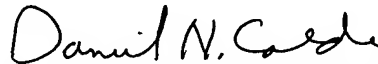
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

Pursuant to 35 U.S.C. § 119, Applicants hereby claim the benefit of prior Japanese Patent Application No. 2002-254352, filed August 30, 2002.

A certified copy of the above-referenced application is enclosed.

Respectfully submitted,



---

Daniel N. Calder, Reg. No. 27,424  
Attorney for Applicants

DNC/dlm

Enclosure: Certified Copy of Patent Application No. 2002-254352

P.O. Box 980  
Valley Forge, PA 19482-0980  
(610) 407-0700


The Commissioner for Patents is hereby  
authorized to charge payment to Deposit  
Account No. **18-0350** of any fees associated  
with this communication.

**EXPRESS MAIL**

Mailing Label Number:  
Date of Deposit:

EV 325926782 US  
August 26, 2003

I hereby certify that this paper and fee are being deposited, under 37 C.F.R. § 1.10 and with sufficient postage, using the "Express Mail Post Office to Addressee" service of the United States Postal Service on the date indicated above and that the deposit is addressed to the Mail Stop Patent Application, Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

---

Kathleen Libby

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日            2002年 8月30日  
Date of Application:

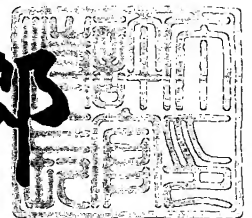
出願番号            特願2002-254352  
Application Number:  
[ST. 10/C]:            [JP 2002-254352]

出願人            松下電器産業株式会社  
Applicant(s):

2003年 7月 8日

特許庁長官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号    出証特2003-3053719

【書類名】 特許願

【整理番号】 2161840107

【提出日】 平成14年 8月30日

【あて先】 特許庁長官殿

【国際特許分類】 H01L

【発明者】

    【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式  
                                会社内

    【氏名】 佐藤 祐己

【発明者】

    【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式  
                                会社内

    【氏名】 犬塚 敦

【特許出願人】

    【識別番号】 000005821

    【氏名又は名称】 松下電器産業株式会社

【代理人】

    【識別番号】 100097445

    【弁理士】

    【氏名又は名称】 岩橋 文雄

【選任した代理人】

    【識別番号】 100103355

    【弁理士】

    【氏名又は名称】 坂口 智康

【選任した代理人】

    【識別番号】 100109667

    【弁理士】

    【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 高周波積層デバイス

【特許請求の範囲】

【請求項 1】 焼結後、比透磁率が 1 より大きくなる磁性体シートを複数層積層してなる積層体と、この積層体の内部にインダクタ電極が形成された高周波積層デバイスであって、前記積層体内に積層体の一部を挟んで対向設置されるコンデンサ電極を設けた高周波積層デバイス。

【請求項 2】 積層体を磁性体シートと前記磁性体シートと電気的特性の異なる誘電体シートを組み合わせる構成し、さらにコンデンサ電極が前記誘電体シートを挟んで対向設置した請求項 1 に記載の高周波積層デバイス。

【請求項 3】 インダクタ電極とコンデンサ電極との接続が磁性体シート中に形成された導電ビアにて電氣的に接続した請求項 1 に記載の高周波積層デバイス。

【請求項 4】 誘電体シートを挟んで対向設置されるコンデンサ電極の少なくとも一方が磁性体シートと誘電体シートの界面に印刷形成されたのち、前記磁性体シートと誘電体シートを積層し焼結した請求項 2 に記載の高周波積層デバイス。

【請求項 5】 積層体の表層部にダイオード、FET スイッチ IC および SAW フィルタのうち少なくともいずれかが実装され、積層体内のインダクタおよびコンデンサと接続した請求項 1 に記載の高周波積層デバイス。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は携帯電話などの移動体通信機器に用いられる高周波積層デバイスに関するものである。

【0 0 0 2】

【従来の技術】

携帯電話などの移動体通信機器に用いられる電子部品は、電子部品として求められる性能を劣化させないまま、ますます小型・軽量化の要望が強くなっている

。移動体通信機器における送信回路には、高調波などの不要な信号を放射しないためにローパスフィルタが使われる。図12に従来の高周波積層デバイスの一例として積層ローパスフィルタの構造図を示す。図12において、101a～101dは誘電体からなる積層体シート、102は入出力端子、103はGND端子、104および105は積層体シート101bに電極パターンとして印刷形成されたインダクタ、106、107、108は積層体シート101c上に電極パターンとして印刷形成されたコンデンサ、109は積層体シート101d上に電極パターンとして印刷形成されたGNDパターンである。本構成にてなるLPFの等価回路を図13に示す。

#### 【0003】

##### 【発明が解決しようとする課題】

しかしながら上記の構成においては、小型化する場合印刷形成される電極パターンを可能な限り近接して構成することになる。無理に小型化したときの特性の一例を図14に示す。この原因を詳しく解析すると、特にインダクタ104および105間の相互電磁干渉を起こすことが問題となることがわかった。すなわち、小型化を図るために隣り合うインダクタ電極間の間隔を狭くすることが常套手段であるが、先述した理由により小型化には限界があった。

#### 【0004】

また、隣り合うインダクタ電極間の間隔を狭くせずに小型化を図るためには、インダクタ電極を特性インピーダンス $Z$ 、電気長 $\theta$ としたときに得られるインダクタ値 $L$ が（数1）で得られることに着目し、特性インピーダンス $Z$ を大きくする施策が考えられる。

#### 【0005】

##### 【数1】

$$L = (Z * \sin \theta) / \omega$$

#### 【0006】

ここで、 $\omega$ は角周波数である。すなわち占有する電極エリアを小さくしながら同等の $L$ 値を得るために、 $Z$ を大きくして、その分 $\theta$ を小さくすることが考えら

れる。 $\theta$ を小さくすることは、電極パターンを短くでき、占有する電極エリアを小さくすることになる。しかしながら、積層体シート 1 0 1 a ~ 1 0 1 d の誘電率が一定の場合、 $Z$ を大きくするためには、積層体シート 1 0 1 a ~ 1 0 1 d の厚みを大きくするか電極パターンを細くする必要がある。ここで、積層体シート 1 0 1 a ~ 1 0 1 d の厚みを大きくすることは小型化に反することであり、また、現在一般的に 1 0 0 ミクロンの電極幅となっている電極パターンをこれ以上細くすることは、電極での導体損の増大を招き、フィルタとして挿入損失の増大につながる。さらに印刷時のかすれなどの問題が発生し、量産化が困難となる。従い、以上述べた理由から、従来の技術では積層構造をもつ高周波デバイスの小型化には自ずと制限があった。

#### 【0 0 0 7】

##### 【課題を解決するための手段】

そしてこの課題を解決するために本発明は、焼結後、比透磁率が 1 より大きくなる磁性体シートを複数層積層してなる積層体と、前記積層体の内部にインダクタ電極が形成された高周波積層デバイスであって、前記積層体内には、前記積層体の一部を挟んで対向設置されるコンデンサ電極を設けたことを特徴とするものである。

#### 【0 0 0 8】

##### 【発明の実施の形態】

本発明の請求項 1 に記載の発明は、焼結後、比透磁率が 1 より大きくなる磁性体シートを複数層積層してなる積層体と、この積層体の内部にインダクタ電極が形成された高周波積層デバイスであって、前記積層体内に前記積層体の一部を挟んで対向設置されるコンデンサ電極を設けたことを特徴とするものであり、上記の構成とすることにより、厚みを厚くしたり、電極パターンを細くし導体損を大きくすることなく、インダクタンス値を大きくすることができ、且つ必要とされるアイソレーションを確保することができるため、小型化できる高周波積層デバイスを得ることができる。

#### 【0 0 0 9】

本発明の請求項 2 に記載の発明は、積層体を磁性体シートと前記磁性体シート

と電気的特性の異なる誘電体シートを組み合わせて構成し、さらにコンデンサ電極が前記誘電体シートを挟んで対向設置したことを特徴とするものであり、上記の構成とすることにより、さらに必要とされるコンデンサ容量値に対応して最適な電気特性を持つ誘電体シートをコンデンサ電極部に用いることができるため、例えば大きな容量が必要なときは誘電率の高い材料、比較的小さな容量の場合は誘電率の低い材料を用いることができ、製造容易でより高性能で小型化された高周波デバイスを得ることができる。

#### 【0010】

本発明の請求項3に記載の発明は、インダクタ電極とコンデンサ電極との接続が磁性体シート中に形成された導電ビアにて電氣的に接続されていることを特徴とするものであり、上記の構成とすることにより、導電性ビアにより導入されるインダクタンス値を大きくすることができるため、高い周波数領域でLC直列共振を導入することができ、より高性能な高周波デバイスとすることができる。

#### 【0011】

本発明の請求項4に記載の発明は、誘電体シートを挟んで対向設置されるコンデンサ電極の少なくとも一方が磁性体シートと誘電体シートの界面に印刷形成されたのち、前記磁性体シートと誘電体シートを積層し焼結したことを特徴とするものであり、上記の構成とすることにより、磁性体シートと誘電体シートの界面にコンデンサを構成する比較的大きな電極が一面に構成されるため、その電極により焼結を行う際、磁性体と誘電体が互いに拡散することを防止することができ、材料の電気的特性、機械的特性の劣化を抑圧することができる。

#### 【0012】

本発明の請求項5に記載の発明は、積層体の表層部にダイオード、FETスイッチICおよびSAWフィルタのうち少なくともいずれかが実装され、積層体内のインダクタおよびコンデンサと接続されたことを特徴とするものであり、上記の構成とすることにより、低域通過フィルタだけでなく、高周波スイッチモジュールやSAWを含んだ複合デバイスにおいて、積層体内のインダクタおよびコンデンサと、表層に搭載のダイオード、FETスイッチ、SAWフィルタとの相互干渉を低減することができ、より高性能な積層高周波デバイスを得ることができ



る。

#### 【0 0 1 3】

(実施の形態 1)

以下、本発明の実施の形態 1 について図面を参照しながら説明する。

#### 【0 0 1 4】

本発明の実施の形態 1 として、高周波積層デバイスの代表例としての積層ローパスフィルタについて図 1 に示す。図 1 において、1 a ~ 1 d は比透磁率が 1 より大きい磁性体からなる磁性体シート、2 は磁性体シート 1 a ~ 1 d のそれぞれの端面に形成された入出力電極、3 は同様に形成された GND 電極、4 および 5 は磁性体シート 1 b 上に印刷形成されたインダクタパターン、6, 7 および 8 は磁性体シート 1 c 上に印刷形成されたコンデンサパターン、9 は磁性体シート 1 d 上に印刷形成された GND パターン、10 a および 10 b はビアである。

#### 【0 0 1 5】

磁性体シート 1 a ~ 1 d はそれぞれが図のような順序で積層、焼結されて一体化される。また、入出力電極 2 とインダクタパターン 4 の一端およびコンデンサパターン 6 の一部とそれぞれが電氣的に接続され、また GND 電極 3 と GND パターン 9 も電氣的に接続される。コンデンサパターン 6, 7 および 8 は磁性体シート 1 c を介して GND パターン 9 と対向する構成である。

#### 【0 0 1 6】

また、インダクタパターン 4 のもう一端はビア 10 a、インダクタパターン 5 のもう一端はビア 10 b を介してコンデンサパターン 7 と電氣的に接続される。なお、図には記載されていないが、入出力端子 2 が構成されている面の対向する面にもう一方の入出力端子、GND 電極 3 が構成されている面の対向する面にもう一つの GND 電極が形成されている。

#### 【0 0 1 7】

図 2 に、図 1 に示す積層ローパスフィルタの等価回路を示す。図 2 において、2 a および 2 b は入出力端子、4 および 5 はインダクタ、6, 7 および 8 はコンデンサであり、それぞれ図 1 に示す電極パターンに対応している。

#### 【0 0 1 8】

図3に、図1に示す構成の積層ローパスフィルタの特性例を示す。図3中には理想的なローパスフィルタ、すなわち、インダクタ4とインダクタ5の相互干渉のない場合の特性を点線で示しており、実線で示される本発明の実施の形態1での特性が理想的に近い動作をしていることが理解できる。このことは、図4および図5に示す検討結果により、より明らかである。図4はインダクタパターン4および5のみを積層体に印刷形成した場合であり、また図5は図4の構成におけるインダクタ4とインダクタ5の間のアイソレーションを示すものであり、同一の電極構造において積層体が図5 (a)は磁性体 ( $\mu_r = 3$ ) の場合、(b)は誘電体 ( $\epsilon_r = 3$ ) の場合である。

#### 【0019】

この結果で極めて明白なように、磁性体とすることにより、インダクタ4とインダクタ5のアイソレーションが約10 dBも改善されていることがわかる。このことは磁性体を用いることによりインダクタ間の電磁的相互作用を低減する効果を得ることができることを示している。すなわち、上記に説明したように、積層体として比透磁率が1以上の磁性体シートを用いることにより、内含されるインダクタ電極どうしの相互干渉を低減することにより、インダクタ電極どうしを近づけて小型化しても理想的な特性を実現することができる。

#### 【0020】

さらに本発明においては、積層体に磁性体シートを用いることにより、インダクタパターン4および5を伝送線路としてみなしたとき、その特性インピーダンスを高くすることができるため、インダクタパターン長を短くすることができる。このことは次の説明で理解される。すなわち、比透磁率 $\mu_r$ 、比誘電率 $\epsilon_r$ なる基板上に構成された所謂一般的なマイクロストリップ線路での特性インピーダンス $Z_m$ は、 $(\mu_r / \epsilon_r)$ の平方根に比例する。従って、 $\mu_r$ が大きい材料を用いる本発明の構造において、インダクタパターン線幅を細くしなくてもインダクタパターンの特性インピーダンスを大きくすることができ、その結果、(数1)で示されるようにその電極長さを短くすることが可能となる。その結果、線幅も太く、且つ長さも短くできるため、さらに小型で、且つ電極内の抵抗損失を小さくすることができ、結果、高Qで損失の小さい超小型ローパスフィルタを得る

ことができる。

#### 【 0 0 2 1 】

(実施の形態 2)

以下、本発明の実施の形態 2 について図面を参照しながら説明する。

#### 【 0 0 2 2 】

本発明の実施の形態 2 について図 6 に示す。図 6 において、図 1 と異なる点は磁性体シート 1 c の代わりとして誘電体シートを用いる点であり、基本的に実施の形態 1 で説明した動作、作用および効果は共通である。但し、本実施の形態 2 での追加される効果としては、誘電体シート 1 0 1 c を用いてこれを挟んでコンデンサパターンが対向設置されるため、誘電体シート 1 0 1 c の厚みや比誘電率を単独で最適化してコンデンサ 6, 7 および 8 をたとえば製造ばらつきを少なくできる構成とすることができる。これは、インダクタパターンが構成される部位には磁性体シートを用い、コンデンサパターンが構成される部位には誘電体シートを用いることにより、それぞれ必要とされる材料定数にすることにより特性面、構成面、作製面で最適化された高周波積層デバイスを得ることができる。

#### 【 0 0 2 3 】

さらに特筆すべきことは磁性体シートと誘電体シートの界面に比較的大きな平面状のパターンとなるコンデンサパターンが形成される構成となっていることである。これは工法上、積層したのち焼成する際に磁性体シートと誘電体シートの界面での相互拡散が、コンデンサ電極により抑制されるため、より高安定な高周波積層デバイスを得ることができる。仮に誘電体シートと磁性体シートの間で材料の相互拡散が生じた場合、それぞれの電気的および機械的な物性、すなわち、誘電率、透磁率の変化や材料損失の増大および機械的強度の劣化などが生じ、これが原因して性能的に安定した高周波積層デバイスを多量に作製することができない。このことに着目し、本発明は、これら異種となる材料の界面部位に比較的大きな電極面積を有するコンデンサパターンを形成することにより、積層体内に効率良くコンデンサを構成すると同時に安定した高周波積層デバイスを得られる構成としたことが最大の特徴である。

#### 【 0 0 2 4 】

なお、本実施の形態 2 において、誘電体シートと磁性体シートの界面に構成する電極パターンはコンデンサパターンとしたが、電氣的な接続のないランド状の電極でも同様な効果を得ることができ、また、その界面の一部にインダクタパターンなどが存在しても構わない。

#### 【0025】

更に、本実施の形態 2 においてインダクタパターン 4 および 5 とコンデンサパターン 6、7 および 8 を接続する 2 つのビアは磁性体シート中に構成されたものである。このような構成とすることにより、これらビアホールで寄生的に導入されるインダクタンス成分によって、特により高い周波数領域での減衰特性の改善を行うことができ、より高性能なローパスフィルタとすることができる。このときのより高い周波数まで考慮した等価回路を図 7 に示す。同図 7 に示すように、ビアホールにより導入されるインダクタ 10 とコンデンサ 7 により直列共振回路が構成され、これによりフィルタ特性において減衰極が導入される。より高い周波数まで記載した特性例を図 8 に示す。このように磁性体シート中にビアホールを形成することにより、導入されるインダクタンスが大きくなり、効果としてフィルタ特性上において高性能化を図ることができる。効果は特にビア直径が 100 ミクロンの場合、0.3 mm の長さ以上で顕著な効果を得ることができる。

#### 【0026】

なお、本発明の実施の形態 1 および 2 ではローパスフィルタを前提に説明を行ったが、他にもバンドパスフィルタ、ハイパスフィルタ、ダイプレクサ、カップラ、バルンなどにおいて同様な積層構造とすることにより、同様な効果を得ることができる。

#### 【0027】

(実施の形態 3)

以下、本発明の実施の形態 3 について図面を参照しながら説明する。

#### 【0028】

本発明の実施の形態 3 について図 9、図 10 および図 11 に示す。実施の形態 3 では、例えば欧州の携帯電話システム GSM/DCS で用いることのできるアンテナスイッチ共用器であり、図 9 に外観図、図 10 に回路ブロック図、図 11

に具体的な回路例を示している。図 9 において 11 は比透磁率が 1 以上の磁性材料を用いて内部に回路パターンおよびビアホールを具備する積層体、12 は PIN ダイオードもしくは FET スイッチおよび LCR のチップ部品、13 は SAW フィルタである。本デバイスは、図 10 の回路ブロックに示すごとく、アンテナ端子 14、GSM 送信端子 15、GSM 受信端子 16、DCS 送信端子 17 および DCS 受信端子 18 を具備し、GSM 信号と DCS 信号を分けるダイプレクサ 19、2 つのスイッチ 20 および 21、2 つのローパスフィルタ 22 および 24 および 2 つの SAW フィルタ 23 および 25 で構成される。さらに積層体 11 の内部に構成されるものも含めて具体的な回路例を示したものが図 11 である。ダイプレクサ 19、スイッチ 20 および 21 の回路の一部およびローパスフィルタ 22 および 24 は LC 回路で構成され、そのほとんどが積層体 11 の中に電極パターンおよびビアホールとして立体的に構成されている。

#### 【0029】

本実施の形態 3 においても、磁性体シートを用いた積層体 11 を用いているために上記実施の形態 1 および 2 で示したものと同様に、各インダクタパターン間のアイソレーションをより大きくとれるためにより理想的な特性を実現でき、また各インダクタパターンとして電極パターンを細くすることなく且つ比較的短い長さで大きなインダクタンスがとれるために低損失、小型化ができるなどの作用および効果がある。とりわけ本実施の形態 3 で示しているように多くの回路ブロックで示されるモジュールについては、インダクタパターンおよびコンデンサパターンの数が多いために、電磁界結合の相手としての組み合わせ数が多くなり、また、誘電体シートと磁性体シートの異種材料積層としたときにその界面にコンデンサパターンとを集めやすくなるなど本発明の効果が更に増大することになる。

#### 【0030】

なお、本実施の形態 3 においては PIN ダイオードを用いた回路構成について図面を用いて説明したが、FET を用いたスイッチ IC を積層体 11 の表層に搭載する構成でも同様の効果があることは言うまでもない。

#### 【0031】

また、本実施の形態 3 において S A W フィルタを搭載した構成を説明したが、S A W フィルタを搭載しない回路ブロックおよび構成であっても構わない。

#### 【 0 0 3 2 】

さらに、本実施の形態 3 においては G S M / D C S のデュアルバンドのアプリケーションについて説明をしたが、シングル、トリプル、クワッドなど他の複合帯域を用いた共用器や、L N A、ミキサなどのモジュール等のアプリケーションでも同様な効果を得ることができる。

#### 【 0 0 3 3 】

##### 【発明の効果】

以上のように本発明の高周波積層デバイスは構成されるため、インダクタンス値が大きくとともにアイソレーションを確保できることから小型なものとすることができる。

##### 【図面の簡単な説明】

##### 【図 1】

本発明の実施の形態 1 における高周波積層デバイスの分解斜視図

##### 【図 2】

図 1 に示す高周波積層デバイスの等価回路図

##### 【図 3】

図 1 に示す高周波積層デバイスの特性図

##### 【図 4】

本発明の効果を説明するために作製したインダクタパターンの上上面図

##### 【図 5】

図 4 に示すモデルの評価結果を示す特性図

##### 【図 6】

本発明の実施の形態 2 における高周波積層デバイスの分解斜視図

##### 【図 7】

図 6 に示す高周波積層デバイスの等価回路図

##### 【図 8】

図 6 に示す高周波積層デバイスの特性図

**【図 9】**

本発明の実施の形態 3 における高周波積層デバイスの外観図

**【図 1 0】**

図 9 に示す高周波積層デバイスの回路ブロック図

**【図 1 1】**

図 9 に示す高周波積層デバイスの具体的な回路図

**【図 1 2】**

従来例における高周波積層デバイスの分解斜視図

**【図 1 3】**

従来例における高周波積層デバイスの等価回路図

**【図 1 4】**

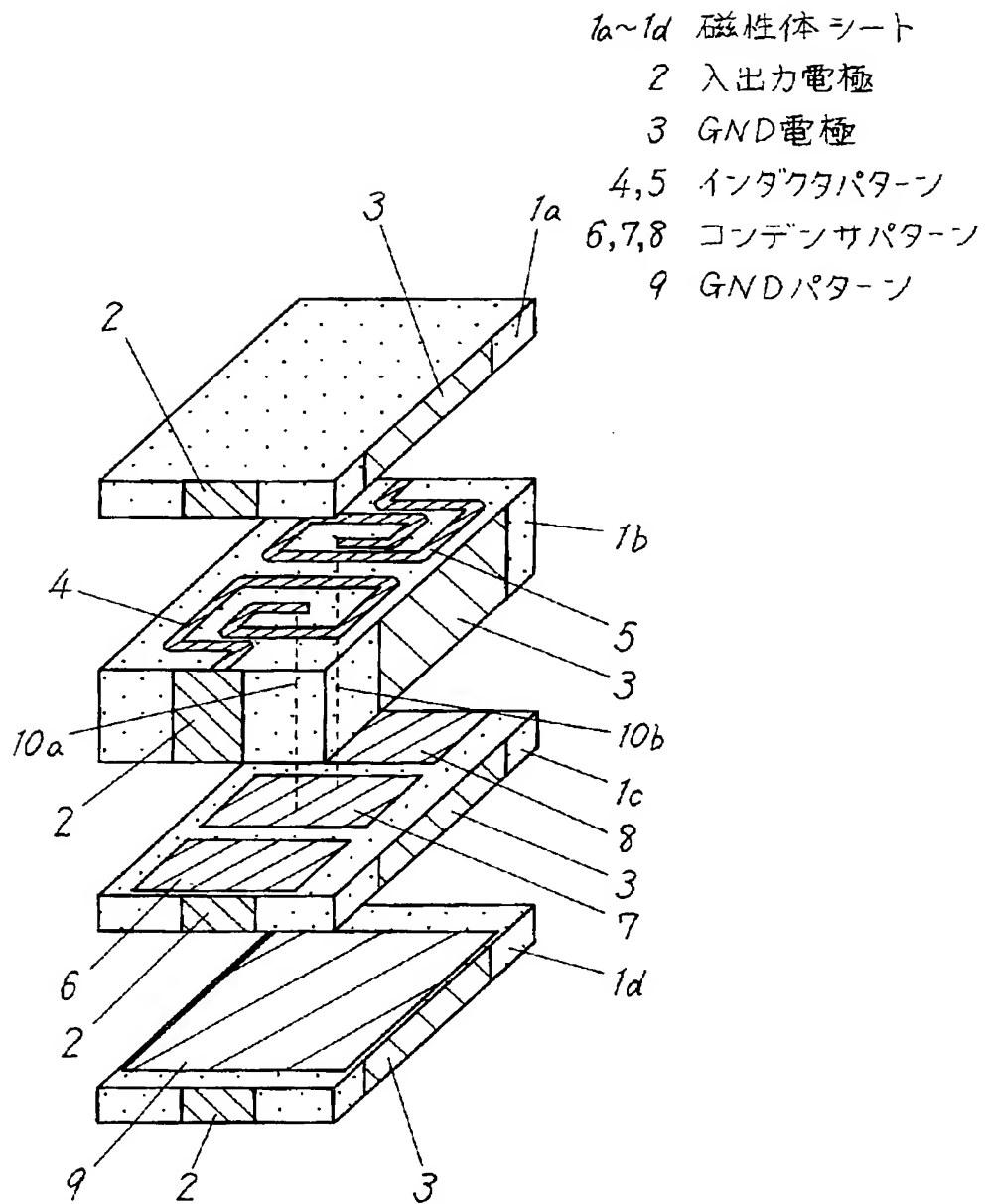
従来例における高周波積層デバイスの特性図

**【符号の説明】**

- 1 a ~ 1 d 磁性体シート
- 2 入出力電極
- 3 GND 電極
- 4, 5 インダクタパターン
- 6, 7, 8 コンデンサパターン
- 9 GND パターン
- 1 0 1 c 誘電体シート

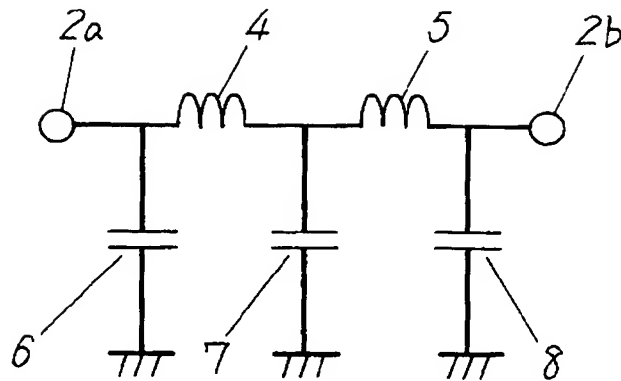
【書類名】 図面

【図 1】

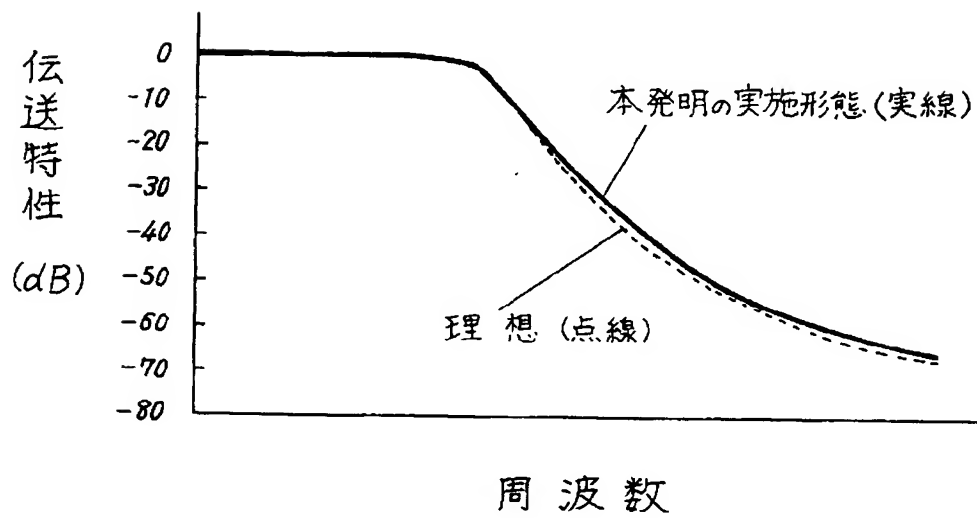




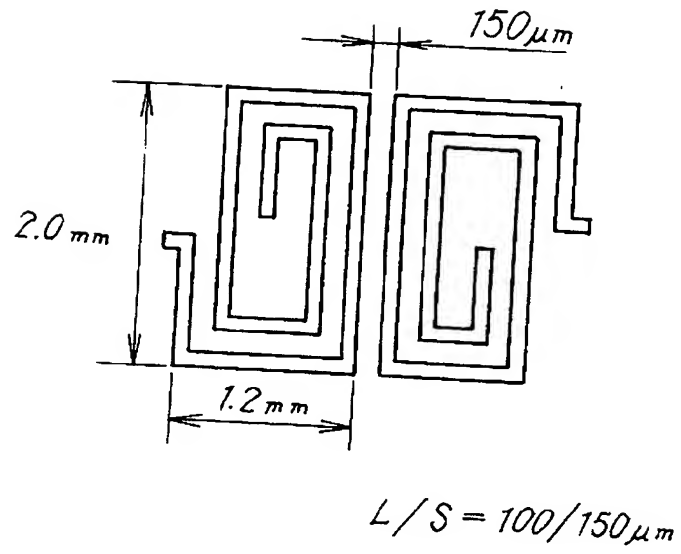
【図 2】



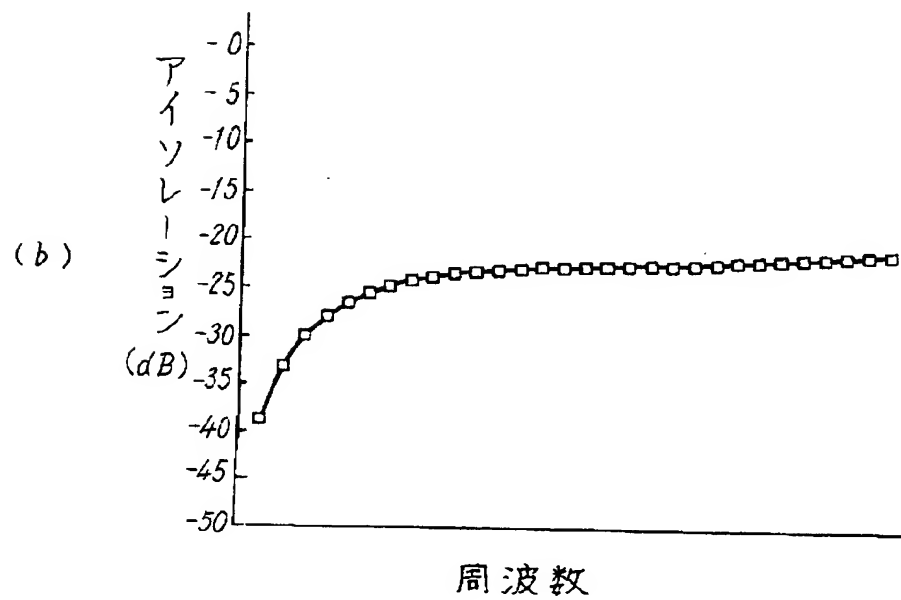
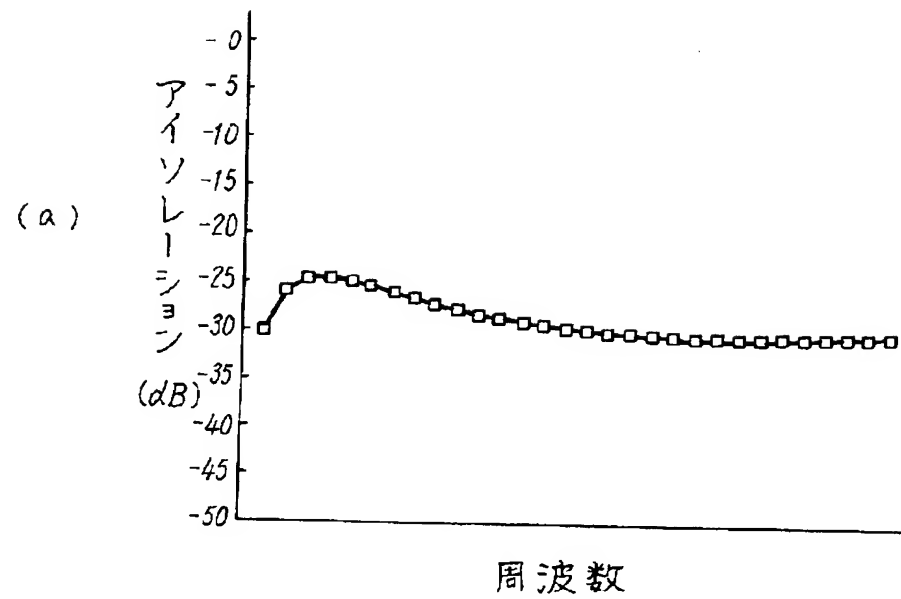
【図 3】



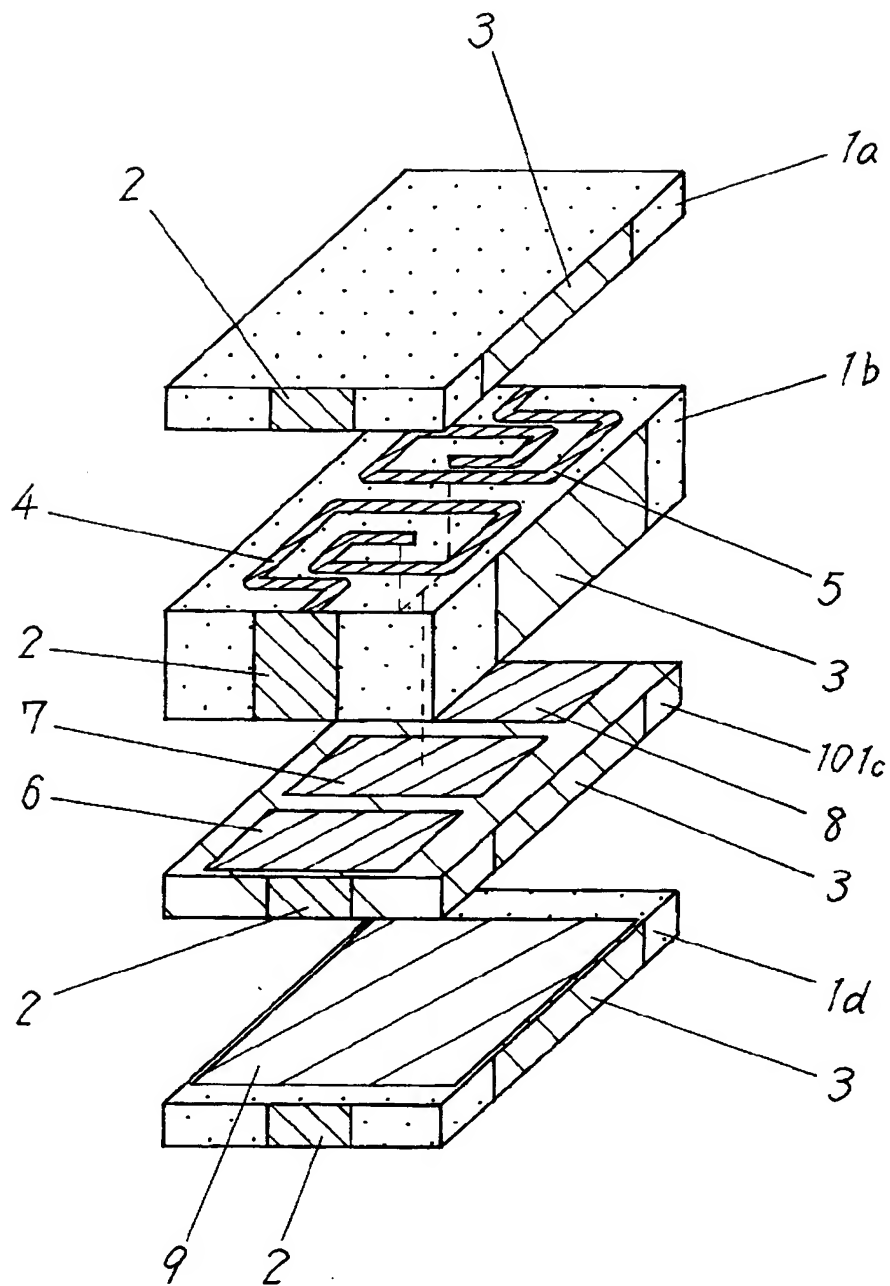
【図 4】



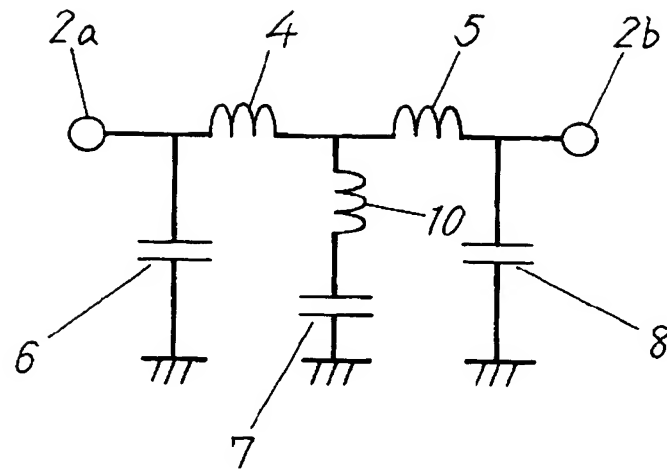
【図 5】



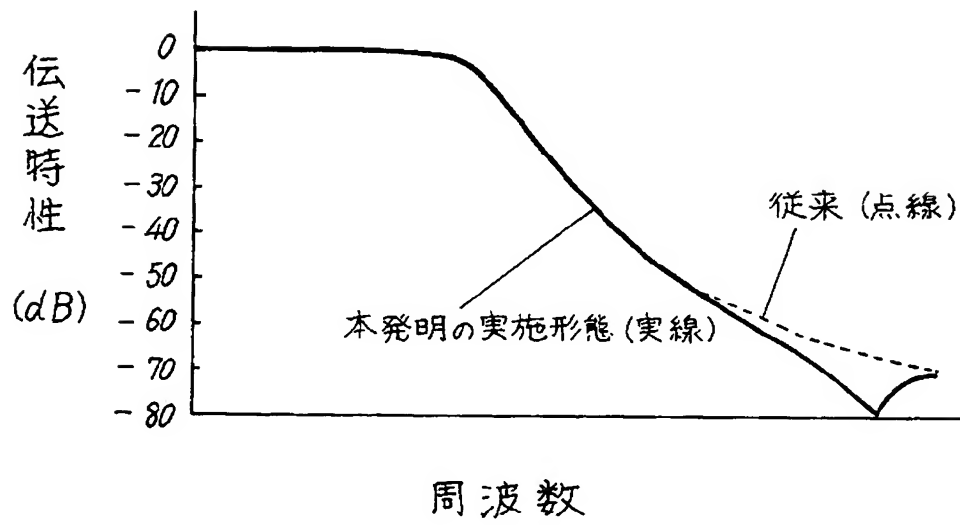
【図 6】



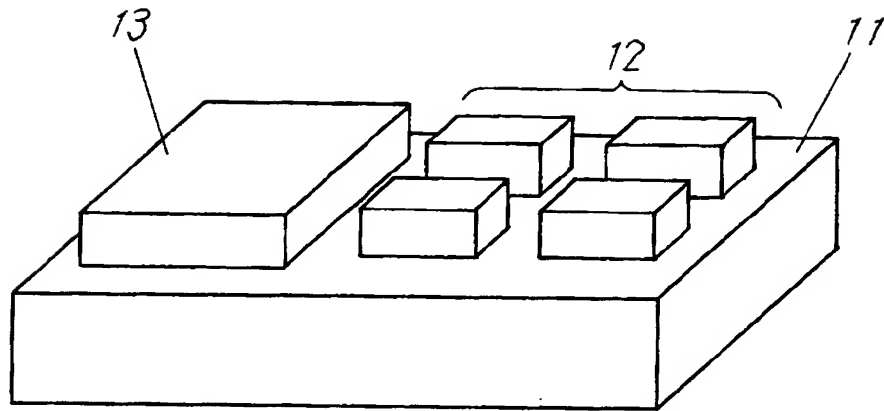
【図 7】



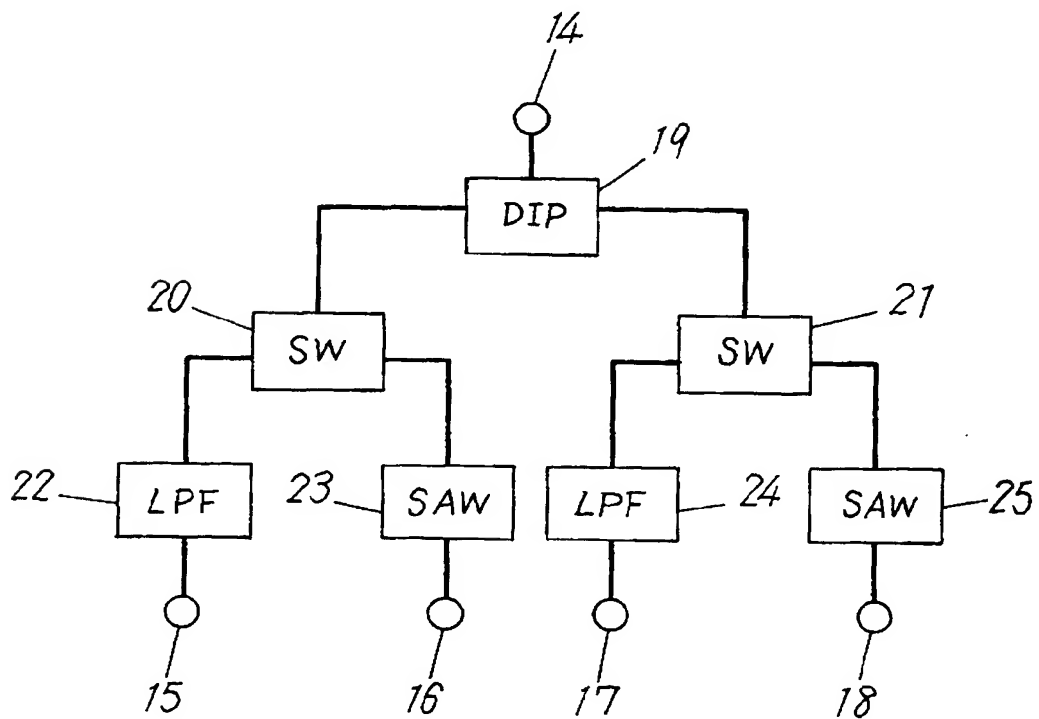
【図 8】



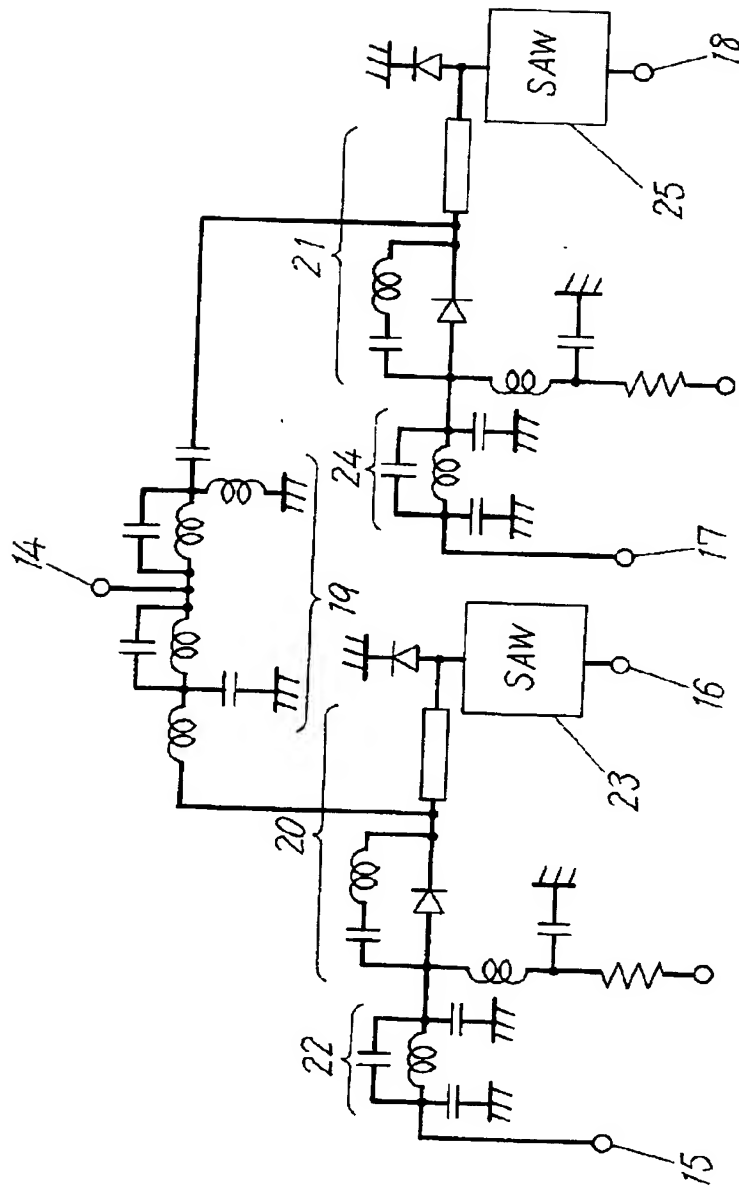
【図 9】



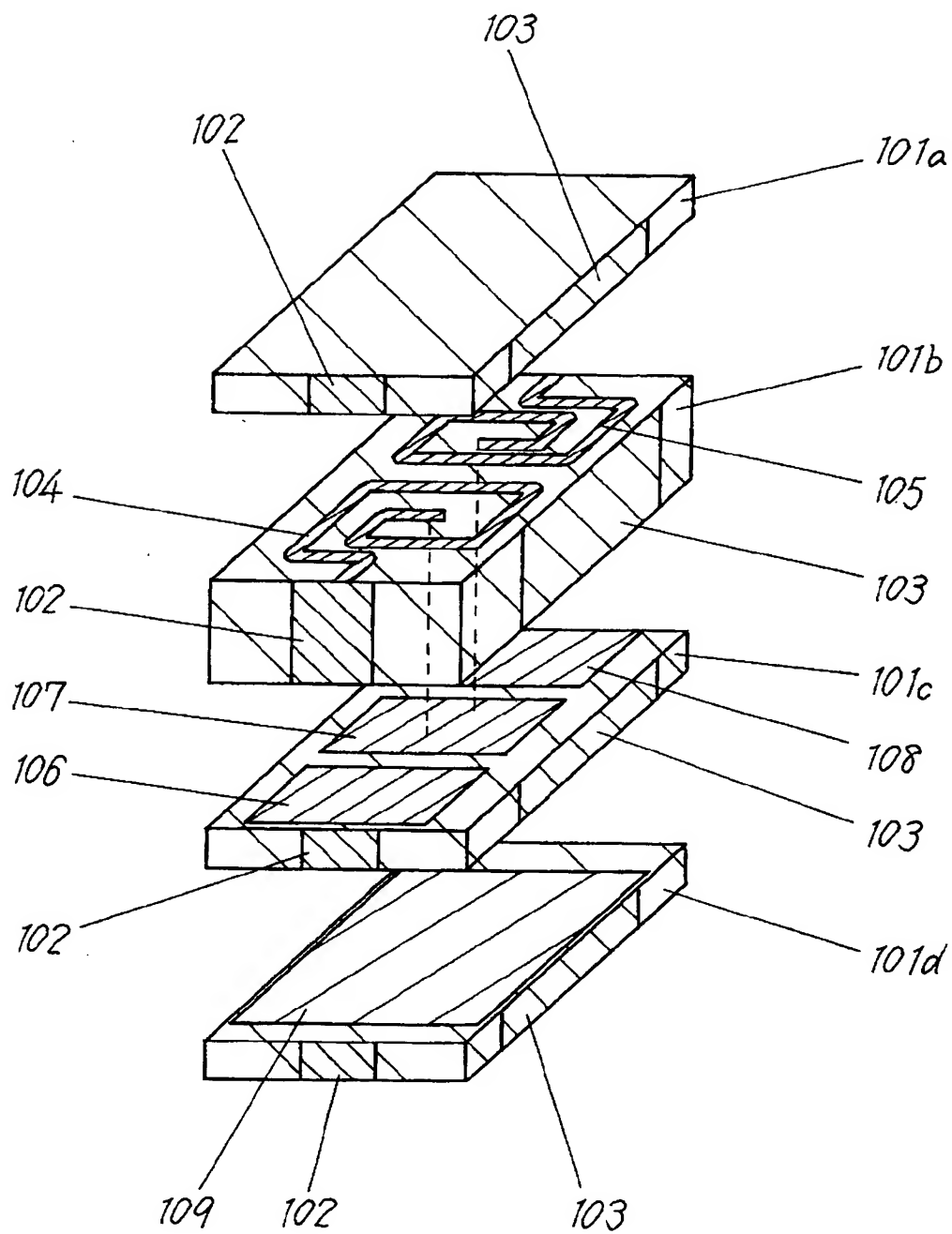
【図 10】



【図 11】

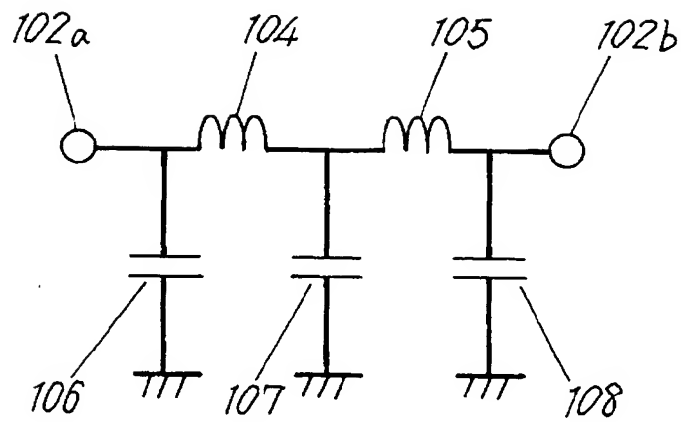


【図 12】

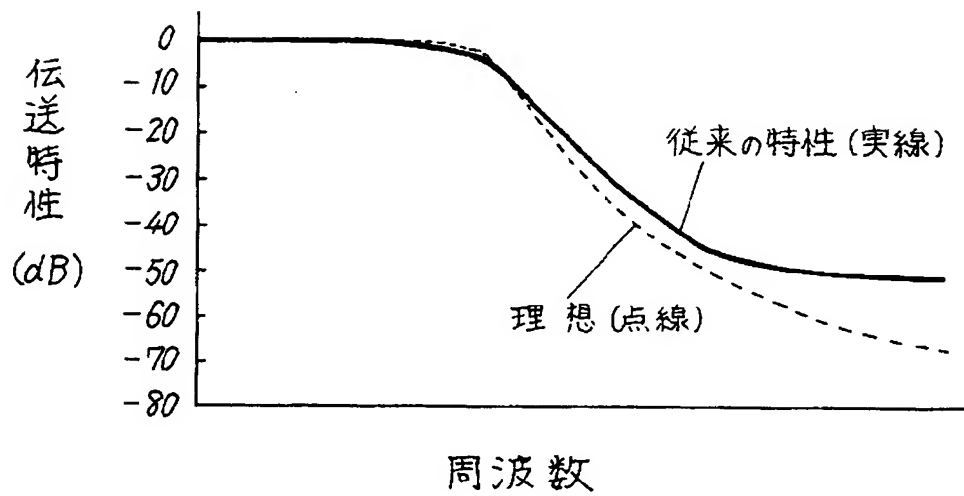




【図 13】



【図 14】



【書類名】 要約書

【要約】

【課題】 積層体の厚みや電極パターンを細くすることなくインダクタンス値が大きく十分なアイソレーションを確保できる高周波積層デバイスを提供することを目的とする。

【解決手段】 本発明は、焼結後、比透磁率が1より大きくなる磁性体シート 1 a ~ 1 d を複数層積層してなる積層体と、前記積層体の内部にインダクタ電極 4 , 5 が形成された高周波積層デバイスであって、前記積層体内に前記積層体の一部を挟んで対向設置されるコンデンサ電極が構成された高周波積層デバイスであり、上記の構成とすることにより、厚みを厚くしたり、電極パターンを細くして導体損を大きくすることなく、インダクタンス値を大きくすることができ、且つ必要とされるアイソレーションを確保することができるため、小型化できる高周波デバイスを得ることができる。

【選択図】 図 1

特願 2 0 0 2 - 2 5 4 3 5 2

出 願 人 履 歷 情 報

識別番号

[ 0 0 0 0 0 5 8 2 1 ]

1. 変更年月日  
[変更理由]

1 9 9 0 年 8 月 2 8 日  
新規登録

住 所  
氏 名

大阪府門真市大字門真 1 0 0 6 番地  
松下電器産業株式会社